

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07231050 A**

(43) Date of publication of application: **29 . 08 . 95**

(51) Int. Cl. **H01L 23/12**
H01L 21/60

(21) Application number: **06308928**

(22) Date of filing: **13 . 12 . 94**

(30) Priority: **13 . 12 . 93 JP 05311980**
15 . 12 . 93 JP 05314966
20 . 12 . 93 JP 05320117
20 . 12 . 93 JP 05320126

(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**

(72) Inventor: **TOMURA YOSHIHIRO**
BESSHO YOSHIHIRO
HAKOTANI YASUHIKO

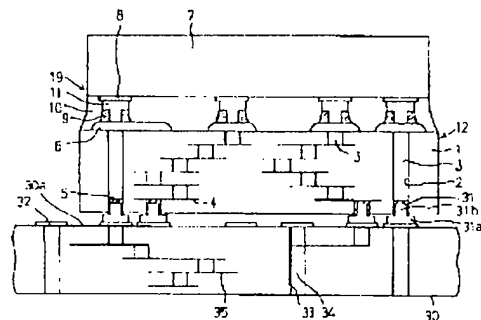
(54) **CHIP PACKAGE, CHIP CARRIER AND MANUFACTURE THEREOF, CIRCUIT BOARD TERMINAL ELECTRODE AND FORMATION THEREOF, AND CHIP PACKAGE MOUNTED BODY**

COPYRIGHT: (C)1995,JPO

(57) Abstract:

PURPOSE: To provide a small thin chip package mounted body that is excellent in high-frequency characteristics and resistant to-thermal shock with reliability.

CONSTITUTION: An LSI chip 7 is mounted in flip-flop on a chip carrier 12. The chip carrier 12 has terminal electrodes 6 for mounting the LSI chip 7 formed on the top, and contact electrode 5 for mounting itself on a circuit board 30 formed on the bottom. The terminal electrodes 6 and the contact electrodes 5 are connected with each other through the conductor within the board formed with bias 3 and the wiring 4 within the board. The contact electrodes 5 are formed with conductive adhesive. Terminal electrodes 31 of two-stepped projection shape, formed on the circuit board 30, are inserted into the contact electrodes 5 to electrically connect them.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-231050

(43) 公開日 平成7年(1995)8月29日

(51) Int.Cl.⁶

H 0 1 L 23/12

21/60

識別記号

庁内整理番号

F 1

技術表示箇所

3 1 1 S 6918-4M

H 0 1 L 23/12

N

審査請求 未請求 請求項の数25 O L (全 13 頁)

(21) 出願番号 特願平6-308928

(22) 出願日 平成6年(1994)12月13日

(31) 優先権主張番号 特願平5-311980

(32) 優先日 平5(1993)12月13日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平5-314966

(32) 優先日 平5(1993)12月15日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平5-320117

(32) 優先日 平5(1993)12月20日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 戸村 善広

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 別所 芳宏

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 箱谷 靖彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 武田 元敏

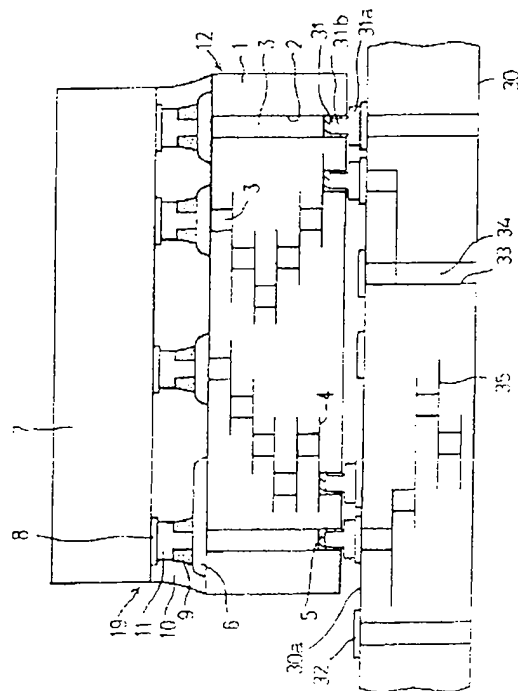
最終頁に続く

(54) 【発明の名称】 チップパッケージ、チップキャリア及びその製造方法、回路基板の端子電極及びその形成方法、
ならびにチップパッケージ実装体

(57) 【要約】

【目的】 小型で薄く高周波特性に優れ、熱衝撃に対する信頼性の高いチップパッケージの実装体を提供する。

【構成】 L S Iチップ7がチップキャリア12上にフリップチップ実装され、チップキャリア12の上には、L S Iチップ7を実装するための端子電極6が形成され、下面には回路基板30に実装するためのコンタクト電極5が形成されている。端子電極6とコンタクト電極5とは、回路的にパイア3及び基板内層配線4によって形成された基板内部導体で接続されている。コンタクト電極5は導電性接着剤によって形成され、コンタクト電極5には、回路基板30に形成された2段突起形状の端子電極31が挿入され電氣的に接続される。



【特許請求の範囲】

【請求項1】 上面及び下面を有し、内部導体を含むキャリア基板と、

該キャリア基板の該上面に形成され、LSIチップを該内部導体に接続する複数の端子電極とを備えたチップキャリアであって、

該キャリア基板の該下面には、回路基板の複数の電極を該内部導体に電氣的に接続するための複数の凹部が設けられており、該凹部は該内部導体につながっていることを特徴とするチップキャリア。

【請求項2】 前記キャリア基板の前記凹部に埋め込まれ、前記回路基板の前記電極との接続時に前記電極と電氣的に接触するコンタクト電極を備えており、該コンタクト電極が導電性接着剤によって形成されていることを特徴とする請求項1記載のチップキャリア。

【請求項3】 前記コンタクト電極は、前記キャリア基板の前記下面より突出していることを特徴とする請求項2記載のチップキャリア。

【請求項4】 前記導電性接着剤は、可撓性を有することを特徴とする請求項2記載のチップキャリア。

【請求項5】 前記キャリア基板は、複数のバイアホールを有しており、前記内部導体の少なくとも一部は、該複数のバイアホール内に設けられた導電性材料から形成され、該キャリア基板の前記複数の凹部の少なくとも一部は、該バイアホールから形成されていることを特徴とする請求項1記載のチップキャリア。

【請求項6】 前記キャリア基板は、積層された複数の絶縁シートから形成されており、しかも前記上面と前記下面とをつなぐ複数のバイアホールを有し、前記内部導体は、該複数のバイアホール内に設けられた導電性材料と、該複数の絶縁シートの少なくとも1つの上に設けられた導電層とから形成されていることを特徴とする請求項1記載のチップキャリア。

【請求項7】 前記内部導体は、Cu、Ag及びAgPdから選択された1又は2以上の材料によって形成されていることを特徴とする請求項1記載のチップキャリア。

【請求項8】 チップキャリアと、該チップキャリアにフリップチップ実装されたLSIチップとを備えたチップパッケージであって、

該チップキャリアは、上面及び下面を有し、内部導体を含むキャリア基板と、該キャリア基板の該上面に形成され、LSIチップを該内部導体に電氣的に接続した複数の端子電極と、該キャリア基板の該下面に形成され、回路基板の電極を該内部導体に電氣的に接続するための複数の凹部とを備えており、

該LSIチップは、LSIチップ上に設けられた電極パッドと、該電極パッド上に形成された突起電極とを備えており、該突起電極は、接合層を介して該チップキャリアの該端子電極に電氣的に接続され、該LSIチップと該チップキャリアとの間隙部は、モールド樹脂によって

充填封止されていることを特徴とするチップパッケージ。

【請求項9】 前記キャリア基板の前記凹部に埋め込まれ、前記回路基板の前記電極との接続時に前記電極と電氣的に接触するコンタクト電極を備えており、該コンタクト電極が導電性接着剤によって形成されていることを特徴とする請求項8記載のチップパッケージ。

【請求項10】 前記導電性接着剤は、可撓性を有することを特徴とする請求項9記載のチップパッケージ。

【請求項11】 前記LSIチップの前記突起電極は、2段突起形状を有していることを特徴とする請求項8記載のチップパッケージ。

【請求項12】 前記接合層は、導電性接着剤、異方性導電材及び半田から選択された1又は2以上の材料によって形成されていることを特徴とする請求項8記載のチップパッケージ。

【請求項13】 チップキャリアと、該チップキャリアにフリップチップ実装されたLSIチップとを備えたチップパッケージであって、

該チップキャリアは、上面及び下面を有し、内部導体を含むキャリア基板と、該キャリア基板の該上面に形成され、LSIチップを該内部導体に電氣的に接続した複数の端子電極と、該キャリア基板の該下面に形成され、回路基板を該内部導体に電氣的に接続する複数のコンタクト電極とを備えており、該複数のコンタクト電極は導電性接着剤によって形成され、該キャリア基板の該下面に設けられた複数の凹部埋め込まれており、

該LSIチップは、LSIチップ上に設けられた電極パッドと、該電極パッド上に形成された突起電極とを備えており、該突起電極は、接合層を介して該チップキャリアの該端子電極に電氣的に接続され、該LSIチップと該チップキャリアとの間隙部は、モールド樹脂によって充填封止されていることを特徴とするチップパッケージ。

【請求項14】 前記LSIチップの前記突起電極は、2段突起形状を有していることを特徴とする請求項13記載のチップパッケージ。

【請求項15】 前記導電性接着剤は、可撓性を有することを特徴とする請求項13記載のチップパッケージ。

【請求項16】 前記接合層は、導電性接着剤、異方性導電材及び半田から選択された1又は2以上の材料によって形成されていることを特徴とする請求項13記載のチップパッケージ。

【請求項17】 焼成前の複数のグリーンシートにバイアホールを形成する工程と、

該複数のグリーンシートから少なくとも1枚を除いてグリーンシートの該バイアホールに内部導体の一部を埋め込み、該内部導体の一部を埋め込んだグリーンシート上に残りの内部導体を印刷によって形成する工程と、
該内部導体が埋め込まれたグリーンシートを残りのグリ

ーンシート上に積層し、該複数のグリーンシートをプレスする工程と、

該複数のグリーンシートを焼成して、下面に該バイアホールによって複数の凹部が形成されたキャリア基板を形成する工程とを備えたことを特徴とするチップキャリアの製造方法。

【請求項 18】 前記キャリア基板の前記凹部に導電性接着剤を埋め込み、前記凹部にコンタクト電極を形成する工程を備えたことを特徴とする請求項 17 記載のチップキャリアの製造方法。

【請求項 19】 前記導電性接着剤は、可換性を有することを特徴とする請求項 18 記載のチップキャリアの製造方法。

【請求項 20】 チップパッケージが実装される回路基板上に形成される端子電極であって、該回路基板の電極パッド上に形成された下段部と、該下段部に形成された上段部とを備えたことを特徴とする回路基板の端子電極。

【請求項 21】 前記上段部における前記回路基板のチップパッケージ実装面と平行な面での断面積が、前記下段部における該チップパッケージ実装面と平行な面での断面積よりも小さいことを特徴とする請求項 20 記載の回路基板の端子電極。

【請求項 22】 回路基板の電極パッド上に第 1 の開口部を有する第 1 のレジスト膜を、第 1 のフォトリソグラフィ工程によって該回路基板上に形成する工程と、該第 1 のレジスト膜の該第 1 の開口部内に端子電極の下段部を形成する工程と、該第 1 のレジスト膜の該第 1 の開口部よりも小さく、該端子電極の該下段部に位置する第 2 の開口部を有する第 2 のレジスト膜を、第 2 のフォトリソグラフィ工程によって該回路基板上に形成する工程と、

該第 2 のレジスト膜の該第 2 の開口部内に該端子電極の上段部を形成する工程と、

該第 1 のレジスト膜及び該第 2 のレジスト膜を除去して、該端子電極を露出させる工程とを備えたことを特徴とする回路基板の端子電極の形成方法。

【請求項 23】 チップパッケージが回路基板に実装されたチップパッケージ実装体であって、

該チップパッケージは、チップキャリアと LSI チップとを備えており、該チップキャリアは、上面及び下面を有し、内部導体を含むキャリア基板と、該キャリア基板の該上面に形成され、LSI チップを該内部導体に電気的に接続した複数の端子電極と、該キャリア基板の該下面に形成され、回路基板を該内部導体に電気的に接続した複数のコンタクト電極とを備えており、該複数のコンタクト電極は導電性接着剤によって形成され、該キャリア基板の該下面に設けられた複数の凹部に埋め込まれており、

該 LSI チップは、LSI チップ上に設けられた電極パ

ッドと、該電極パッド上に形成された突起電極とを備えており、該突起電極は、接合層を介して該チップキャリアの該端子電極に電気的に接続され、該 LSI チップと該チップキャリアとの間隙部は、モールド樹脂によって充填封止されており、

該回路基板は、該チップキャリアの該コンタクト電極に接続されている端子電極を備えていることを特徴とするチップパッケージ実装体。

【請求項 24】 前記回路基板の前記端子電極は、前記キャリア基板の前記凹部に突出していることを特徴とする請求項 23 記載のチップパッケージ実装体。

【請求項 25】 前記回路基板の前記端子電極は、2 段突起形状を有していることを特徴とする請求項 24 記載のチップパッケージ実装体。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、チップパッケージ、チップキャリア及びその製造方法、チップパッケージが実装される回路基板の端子電極及びその形成方法、ならびにチップパッケージが回路基板に実装されたチップパッケージ実装体に関するものである。

【0002】

【従来の技術】近年、LSI の集積度は著しく向上し、それに伴い LSI チップのパッケージのピン数も増加してきた。また、LSI チップのパッケージが搭載された電子機器については、小型化と薄型化が強く望まれている。このため、LSI チップを高密度に回路基板に実装する高密度実装技術の開発が進められてきており、LSI チップのパッケージについては、様々な形状や構造が提案されている(日経エレクトロニクス 1993 年 8-2 号 n o. 587 掲載『LSI パッケージ最前線高密度実装を後押し』P93~99)。

【0003】以下の説明においては、LSI チップの電極に接続される端子電極と、回路基板に接続されるコンタクト電極とを備えた基板を「チップキャリア」と呼び、また、チップキャリア上に LSI チップが実装されたものを「チップパッケージ」と呼ぶことにする。そして、このようなチップパッケージは回路基板に実装されることになる。

【0004】以下、従来のチップパッケージの回路基板への実装を簡単に説明する。まず、両面に端子電極が形成されたプリント基板またはセラミック基板に、レーザーや金型パンチングなどでバイアホールを形成する。その後、メッキ法などによって基板内部導体と端子電極とを電気的に接続する。フェースアップ状態の LSI チップを前記チップキャリアの上面にダイボンドで接着した後、LSI チップの電極パッドとチップキャリアの上面の端子電極とをボンディングワイヤによって接続する。次に、LSI チップとボンディングワイヤを覆うようにモールド樹脂による封入を行い、チップパッケージを得

る。

【0005】次に、プリント基板の下面(回路基板に対向する面)の端子電極上に、印刷などによって半田を固着したのち、赤外線リフローなどにより半田を溶融し、半田ボール(直径700 μ m程度)に成形する。あるいは、あらかじめ用意された半田ボールをフラックスなどによってチップキャリアの端子電極に接着させる方法もある。

【0006】さらに、前記チップパッケージの半田ボールが回路基板の端子電極の所定の位置に合うように、チップパッケージの位置合わせを行ったのち、チップパッケージを回路基板上に載置する。その後、赤外線リフローなどにより半田ボールを溶融し、チップパッケージの下面の端子電極と回路基板の端子電極と接合する。こうしてチップパッケージ実装体が得られる。

【0007】

【発明が解決しようとする課題】しかしながら、上述した従来のチップパッケージ及びチップパッケージ実装体は、以下のような問題を有している。

【0008】1. チップキャリアの端子電極とLSIチップの電極パッドとの接続がワイヤボンディングによって行われているため、チップキャリア面積は、ワイヤボンディング接続部分だけLSIチップ面積より大きくなる。また、ワイヤボンディング接続後にモールド樹脂による封入を行うため、チップパッケージは、ボンディングワイヤによってボンディングワイヤのループ高さ以上に厚さが増加してしまう。このことは、チップパッケージの小型化・薄型化の障害となる。

【0009】2. 比較的に長いボンディングワイヤによって信号が伝達するために、入出力信号遅延が起こる。このため高周波特性が悪くなり、ノイズを拾ってしまう。

【0010】3. チップパッケージの下面にアレイ状に配列された球状の半田ボールは、端子のピッチをより小さくすることを困難にしている。半田ボールの配列ピッチは典型的には1mm程度もある。

【0011】4. 半田ボールのサイズが、チップパッケージと回路基板との間隔を決定する。このため、チップパッケージと回路基板との間隔を半田ボールのサイズよりも狭くすることができない。

【0012】5. チップキャリアの基板の材質と回路基板の材質とが異なる場合は、熱衝撃により半田接合部に応力が集中し、亀裂(クラック)が発生しやすく、亀裂の発生により半田接合部の電気抵抗値が増大する。

【0013】本発明は、上記課題を解決するためになされたものであり、その目的とするところは、小型化・薄型化に適したチップパッケージであって、高周波特性に優れ、しかも回路基板に対して信頼性良く安定に接続されるチップパッケージを提供することにある。

【0014】また、本発明の他の目的は、前記チップパッケージに適したチップキャリア及びその製造方法を提

供することにある。

【0015】また、本発明の他の目的は、前記チップパッケージに適した回路基板の端子電極及びその形成方法、ならびに前記チップパッケージが回路基板に実装されたチップパッケージ実装体を提供することにある。

【0016】

【課題を解決するための手段】上記の課題を解決するため、本発明の請求項1記載のチップキャリアは、内部導体を含むキャリア基板と、該キャリア基板の上面に形成され、LSIチップを該内部導体に接続する複数の端子電極とを備えたチップキャリアであって、該キャリア基板の下面には、回路基板上の複数の電極を該内部導体に電気的に接続するための複数の凹部が設けられており、該凹部は該内部導体につながっていることを特徴とする。

【0017】さらに、請求項2記載のチップキャリアは、前記キャリア基板の前記凹部に埋め込まれ、前記回路基板上の前記電極との接続時に前記電極と電気的に接触するコンタクト電極を備えており、該コンタクト電極が導電性接着剤によって形成されていることを特徴とする。

【0018】さらに、請求項3記載のチップキャリアは、前記コンタクト電極が前記キャリア基板の前記下面より突出していることを特徴とする。

【0019】さらに、請求項4記載のチップキャリアは、前記導電性接着剤が可換性を有することを特徴とする。

【0020】さらに、請求項5記載のチップキャリアは、前記キャリア基板が、複数のバイアホールを有しており、前記内部導体の少なくとも一部が、該複数のバイアホール内に設けられた導電性材料から形成され、該キャリア基板の前記複数の凹部の少なくとも一部が、該バイアホールから形成されていることを特徴とする。

【0021】さらに、請求項6記載のチップキャリアは、前記キャリア基板が積層された複数の絶縁シートから形成されており、しかも前記上面と前記下面とをつなぐ複数のバイアホールを有し、前記内部導体が該複数のバイアホール内に設けられた導電性材料と、該複数の絶縁シートの少なくとも1つの上に設けられた導電層とから形成されていることを特徴とする。

【0022】さらに、請求項7記載のチップキャリアは、前記内部導体は、Cu、Ag及びAgPdから選択された1又は2以上の材料によって形成されていることを特徴とする。

【0023】また、請求項8記載のチップパッケージは、チップキャリアと、該チップキャリアにフリップチップ実装されたLSIチップとを備えたチップパッケージであって、該チップキャリアが、内部導体を含むキャリア基板と、該キャリア基板の該上面に形成され、LSIチップを該内部導体に電気的に接続した複数の端子電

極と、該キャリア基板の該下面に形成され、回路基板上の電極を該内部導体に電氣的に接続するための複数の凹部とを備えており、該LSIチップが、LSIチップ上に設けられた電極パッドと、該電極パッド上に形成された突起電極とを備えており、該突起電極が、接合層を介して該チップキャリアの該端子電極に電氣的に接続され、該LSIチップと該チップキャリアとの間隙部は、モールド樹脂によって充填封止されていることを特徴とする。

【0024】さらに、請求項9記載のチップパッケージは、前記キャリア基板の前記凹部に埋め込まれ、前記回路基板の前記電極との接続時に前記電極と電氣的に接触するコンタクト電極を備えており、該コンタクト電極が導電性接着剤によって形成されていることを特徴とする。

【0025】さらに、請求項10記載のチップパッケージは、前記導電性接着剤が、可撓性を有することを特徴とする。

【0026】さらに、請求項11記載のチップパッケージは、前記LSIチップの前記突起電極が、2段突起形状を有していることを特徴とする。

【0027】さらに、請求項12記載のチップパッケージは、前記接合層が、導電性接着剤、異方性導電材及び半田から選択された1又は2以上の材料によって形成されていることを特徴とする。

【0028】また、請求項13記載のチップパッケージは、チップキャリアと、該チップキャリアにフリップチップ実装されたLSIチップとを備えたチップパッケージであって、該チップキャリアが、内部導体を含むキャリア基板と、該キャリア基板の該上面に形成され、LSIチップを該内部導体に電氣的に接続した複数の端子電極と、該キャリア基板の該下面に形成され、回路基板を該内部導体に電氣的に接続する複数のコンタクト電極とを備えており、該複数のコンタクト電極が導電性接着剤によって形成され、該キャリア基板の該下面に設けられた複数の凹部埋め込まれており、該LSIチップが、LSIチップ上に設けられた電極パッドと、該電極パッド上に形成された突起電極とを備えており、該突起電極が、接合層を介して該チップキャリアの該端子電極に電氣的に接続され、該LSIチップと該チップキャリアとの間隙部が、モールド樹脂によって充填封止されていることを特徴とする。

【0029】さらに、請求項14記載のチップパッケージは、前記LSIチップの前記突起電極が、2段突起形状を有していることを特徴とする。

【0030】さらに、請求項15記載のチップパッケージは、前記導電性接着剤が、可撓性を有することを特徴とする。

【0031】さらに、請求項16記載のチップパッケージは、前記接合層が、導電性接着剤、異方性導電材及び半

田から選択された1又は2以上の材料によって形成されていることを特徴とする。

【0032】また、請求項17記載のチップキャリアの製造方法は、焼成前の複数のグリーンシートにバイアホールを形成する工程と、該複数のグリーンシートから少なくとも1枚を除いてグリーンシートの該バイアホールに内部導体の一部を埋め込み、該内部導体の一部を埋め込んだグリーンシート上に残りの内部導体を印刷によって形成する工程と、該内部導体が埋め込まれたグリーンシートを残りのグリーンシート上に積層し、該複数のグリーンシートをプレスする工程と、該複数のグリーンシートを焼成して、下面に該バイアホールによって複数の凹部が形成されたキャリア基板を形成する工程とを備えたことを特徴とする。

【0033】さらに、請求項18記載のチップキャリアの製造方法は、前記キャリア基板の前記凹部に導電性接着剤を埋め込み、前記凹部にコンタクト電極を形成する工程を備えたことを特徴とする。

【0034】さらに、請求項19記載のチップキャリアの製造方法は、前記導電性接着剤が、可撓性を有することを特徴とする。

【0035】また、請求項20記載の回路基板の端子電極は、チップパッケージが実装される回路基板上に形成される端子電極であって、該回路基板の電極パッド上に形成された下段部と、該下段部上に形成された上段部とを備えたことを特徴とする。

【0036】さらに、請求項21記載の回路基板の端子電極は、前記上段部における前記回路基板のチップパッケージ実装面と平行な面での断面積が、前記下段部における該チップパッケージ実装面と平行な面での断面積よりも小さいことを特徴とする。

【0037】また、請求項22記載の回路基板の端子電極の形成方法は、回路基板の電極パッド上に第1の開口部を有する第1のレジスト膜を、第1のフォトリソグラフィ工程によって該回路基板上に形成する工程と、該第1のレジスト膜の該第1の開口部内に端子電極の下段部を形成する工程と、該第1のレジスト膜の該第1の開口部よりも小さく、該端子電極の該下段部上に位置する第2の開口部を有する第2のレジスト膜を、第2のフォトリソグラフィ工程によって該回路基板上に形成する工程と、該第2のレジスト膜の該第2の開口部内に該端子電極の上段部を形成する工程と、該第1のレジスト膜及び該第2のレジスト膜を除去して、該端子電極を露出させる工程とを備えたことを特徴とする。

【0038】また、請求項23記載のチップパッケージ実装体は、チップパッケージが回路基板上に実装されたチップパッケージ実装体であって、該チップパッケージが、チップキャリアとLSIチップとを備えており、該チップキャリアが、上面及び下面を有し、内部導体を含むキャリア基板と、該キャリア基板の該上面に形成され、L

LSIチップを該内部導体に電氣的に接続した複数の端子電極と、該キャリア基板の該下面に形成され、回路基板を該内部導体に電氣的に接続した複数のコンタクト電極とを備えており、該複数のコンタクト電極が導電性接着剤によって形成され、該キャリア基板の該下面に設けられた複数の凹部に埋め込まれており、該LSIチップが、LSIチップ上に設けられた電極パッドと、該電極パッド上に形成された突起電極とを備えており、該突起電極が、接合層を介して該チップキャリアの該端子電極に電氣的に接続され、該LSIチップと該チップキャリアとの間隙部が、モールド樹脂によって充填封止され、該回路基板が、該チップキャリアの該コンタクト電極に接続されている端子電極を備えていることを特徴とする。

【0039】さらに、請求項24記載のチップパッケージ実装体は、前記回路基板の前記端子電極が、前記キャリア基板の前記凹部内に突出していることを特徴とする。

【0040】さらに、請求項25記載のチップパッケージ実装体は、前記回路基板の前記端子電極が、2段突起形状を有していることを特徴とする。

【0041】

【作用】本発明のチップキャリアによれば、LSIチップがフリップチップ実装されるための端子電極がキャリア基板上面に設けられ、かつキャリア基板下面に回路基板上の電極に接続するためのコンタクト電極が設けられて、端子電極とコンタクト電極がキャリア基板内に設けられた内部導体により回路的に接続されていることにより、このチップキャリアを介してLSIチップと回路基板の回路とを接続すれば、LSIチップと回路基板の回路とがコンパクトに接続されることになる。即ち、この接続にはボンディングワイヤが用いられないため、LSIチップと回路基板との間の比較的短い経路を電気信号が伝搬することになり、ボンディングワイヤを使用する場合に比較して、抵抗成分や寄生容量が減少するため、高周波特性が改善される。また、キャリア基板の内部導体等によって、端子電極の配置レイアウトとコンタクト電極の配置レイアウトとが相互に異なるものに設計され得る。

【0042】さらに、コンタクト電極がキャリア基板下面の凹部内に埋め込まれた導電性接着剤から形成されていることにより、導電性接着剤がキャリア基板と回路基板とを機械的に接着するとともに、キャリア基板の内部導体と回路基板の端子電極とを電氣的に接続する。ここで、コンタクト電極が導電性接着剤から形成されていることにより、回路基板との接続が安定して信頼性が向上し、特に、熱衝撃に強い接続が得られる。また、キャリア基板下面の凹部内に位置するコンタクト電極に回路基板の電極を挿入することにより、キャリア基板と回路基板との間隙が縮小される。

【0043】また、本発明のチップキャリアの製造方法

によれば、キャリア基板の下面に複数の凹部が形成されるので、キャリア基板下面の凹部に導電性接着剤を埋め込むことによりコンタクト電極が容易に形成される。

【0044】また、上記チップキャリア上にLSIチップがフリップチップ実装された本発明のチップパッケージによれば、チップパッケージが小型で、かつ薄型となる。また、キャリア基板下面の凹部に導電性接着剤を埋め込む作業は比較的簡単であるので、本発明のチップパッケージを購入したユーザがチップパッケージを回路基板に実装の際に実行することも可能である。

【0045】また、本発明の回路基板の端子電極によれば、端子電極が2段突起形状を有していることにより、上記チップキャリアの凹部のコンタクト電極に容易に挿入することが可能になり、機械的及び電氣的に安定な接続が得られる。

【0046】また、本発明の端子電極の形成方法によれば、2段突起形状を有する微細な突起電極がフォトリソグラフィ技術の採用により歩留まり良く容易に形成される。

【0047】また、本発明のチップパッケージ実装体によれば、コンタクト電極が導電性接着剤から形成されていることにより、チップキャリアと回路基板とが機械的電氣的に安定に接続される。また、回路基板の端子電極をチップキャリアのコンタクト電極に挿入して接続することにより、回路基板に実装されたチップパッケージの高さが抑制される。

【0048】

【実施例】以下、図面を参照しながら本発明の実施例を説明する。

【0049】図1は本発明のチップパッケージの第1実施例の概略を示す断面図である。本実施例のチップパッケージ19は、チップキャリア12と、このチップキャリア12にフリップチップ実装されたLSIチップ7とを備えている。

【0050】LSIチップ7は、複数の電極パッド8と、各電極パッド8上に形成された突起電極11を有している。LSIチップ7としては、公知のものが適宜使用され得る。本実施例で使用するLSIチップのサイズは、典型的には10mm×10mm×0.5mmである。電極パッド8及び突起電極11は、LSIチップ7の下面の周縁付近の領域に設けられており、LSIチップ7に形成された集積回路の配線を外部の回路に接続するために使用される。突起電極11の配列ピッチは、現在、0.200mmから0.120mm程度であり、今後、ますます小さくなる傾向にある。突起電極11は、接合層である導電性接着剤9を介して、チップキャリア12の端子電極6に電氣的に接続されている。突起電極11は、チップキャリア12の端子電極6との接続を安定に行うために、2段突起形状を有していることが好ましい。なお、接合層としては、導電性接着剤の代わりに異方性導電材や半田によって形成したもの

でもよい。LSIチップ7とチップキャリア12との間隙部は、モールド樹脂10によって充填封止されている。

【0051】図3は本発明の第1実施例のチップパッケージにおけるチップキャリアの概略を示す断面図である。図3を参照しながら、チップパッケージ19におけるチップキャリア12の詳細を説明する。チップキャリア12は、内部導体を含む多層セラミック基板(multilayered ceramic substrate)をキャリア基板(carrier body)として含んでいる。キャリア基板1の上面には、LSIチップ7の突起電極11を内部導体に電気的に接続する複数の端子電極6が形成されている。一方、キャリア基板1の下面には、後述する回路基板の電極を内部導体に電気的に接続するための複数の凹部が形成されている。この凹部の深さは20 μ m~100 μ m程度であり、内径は200 μ m程度である。凹部には、回路基板上の電極に接触する複数のコンタクト電極5が埋め込まれている。本実施例において、コンタクト電極5は、キャリア基板1の下面から10 μ m~20 μ m程度突出している。しかし、回路基板の電極が後述するような2段突起形状を有している場合には、コンタクト電極5をキャリア基板1の下面から突出させる必要はない。

【0052】コンタクト電極5と端子電極6とは、内部導体を介して回路的に相互接続されている。その結果、ボンディングワイヤを介することなく、図1のLSIチップ7と回路基板の回路との間の電気的接続が達成され、優れた高周波特性が得られる。本実施例の場合、キャリア基板1の内部導体は、キャリア基板1のバイアホール2に埋め込まれたバイア3及び基板内層配線4から形成されている。内部導体は、キャリア基板1の上面の周辺部において比較的に小さなピッチで配列された端子電極6を、キャリア基板1の下面において比較的に大きなピッチで配列されたコンタクト電極5へ電気的に接続するという機能を果たしている。LSIチップ7の電極パッド8はチップ下面の周縁付近の領域にあり、このことにより、チップキャリア12での端子電極6の配置位置も、キャリア基板1の上面の周縁付近の領域に限定される。これに対して、コンタクト電極5の配置位置は、キャリア基板1の下面の周縁付近に限定されず、キャリア基板1の下面の全面を有効に利用してコンタクト電極5を配置すれば、コンタクト電極5の配列ピッチを大きくすることができる。配列ピッチを大きくすれば、隣接するコンタクト電極5間の短絡を抑制しやすくなる。また、配列ピッチを大きくすれば、コンタクト電極5のサイズを大きくすることも可能となる。その結果、コンタクト電極5と回路基板との間の信頼性の高い電気的及び機械的な接続が確保される。本実施例では、コンタクト電極5の最小配列ピッチは約400 μ mである。なお、基板内層配線4の一部に、抵抗や容量等の回路素子を設けてもよい。

【0053】本実施例のチップパッケージ19においてLSI

チップ7は、以下に述べるようにしてチップキャリア12上に実装される。まず、LSIチップ7の電極パッド8にAuの2段突起形状を有する突起電極11をボールボンディング法により形成した後、その先端部に導電性接着剤9を転写する。次に、突起電極11の位置をチップキャリア12の端子電極6に位置に合わせた後、LSIチップ7をチップキャリア12上に載置し、導電性接着剤9を熱硬化させる。次に、モールド樹脂10で、LSIチップ7とチップキャリア12との間隙を充填し、モールド樹脂10を熱硬化させる。LSIチップ7に形成される突起電極11は、メッキAuバンプやメッキ半田バンプや半田ボールバンプなどフリップチップ実装のために適した構造を有していればよい。

【0054】本発明の第1実施例のチップパッケージ19における重要な特徴の一つは、チップキャリア12のコンタクト電極5がキャリア基板1の凹部に埋め込んだ導電性接着剤によって形成されている点にある。導電性接着剤としては、例えば、エイブスティック社製ポリマー性導電性接着剤(品番8250)が使用される。コンタクト電極5が、凹部に埋め込んだ導電性接着剤により形成されていることにより、次のような効果が生じる。

【0055】半田ボール等のような電極と比較して、チップパッケージ19と回路基板との間隙が著しく縮小される。また、回路基板の突起電極との接続が容易となる。回路基板の突起電極をチップパッケージ19のコンタクト電極5に挿入すれば、導電性接着剤のはい上がりや隣接する突起電極間でのショートを抑制することができる。また、回路基板の突起電極と導電性接着剤との接触面積も大きいことから、接着強度が大きく確保され、信頼性が向上する。特に、導電性接着剤が可撓性を有している場合には、熱衝撃を受けてもコンタクト電極5にクラックが発生しにくくなり、クラックによる抵抗値の増加を防止できる。

【0056】図2は本発明のチップパッケージの第2実施例の概略を示す断面図、図4は本発明の第2実施例のチップパッケージにおけるチップキャリアの概略を示す断面図であり、図1及び図3に基づいて説明した部材に対応する部材については、同一符号を付して説明を省略する。本実施例のチップパッケージ20においては、チップキャリア21のキャリア基板22として、図4に示されるようなコンタクト電極5と端子電極6とがバイア3により直接に電気的に接続されたものを使用した。そして、チップパッケージ20は、キャリア基板22に第1実施例と同様にLSIチップ7がフリップフロップ実装されたものである。このキャリア基板22には、基板内層配線が設けられてないが、キャリア基板22の上面に端子電極6から延びる引き出し線(図示省略)が設けられ、それによって、端子電極6の位置とは異なる位置にバイアホール2及びバイア3を設けることが可能である。したがって、チップキャリア21の場合、図3に示すチップキャリア12

に比較して設計の自由度は減少するが、コンタクト電極5の配置パターンと端子電極6の配置パターンとを異ならしめることができる。

【0057】図5は本発明のチップキャリアの製造方法の説明するための工程断面図であり、図5(a)～(i)は、それぞれ異なる製造工程におけるチップキャリアの状態を示している。図3に示すチップキャリア12を製造する場合、まず、図5(a)に示されるように、焼成前の複数のセラミックグリーンシート1a及び1bに、レーザや金型パンチングによってバイアホール2a及び2bを形成する。キャリア基板1を形成する場合、バイアホール2a及び2bの各シート上の配置レイアウトは、セラミックグリーンシート1a及び1b毎に異なるが、図5(a)～(i)では、説明を簡単化するため、全て同じ位置にバイアホール2a及び2bを記載している。

【0058】セラミックグリーンシート1a及び1bとしては、例えば、日本電気硝子社製のガラスセラミックグリーンシート(MLS-1000主成分)が使用される。1つのキャリア基板1を形成するために、例えば、200 μ m程度の厚さのセラミックグリーンシート1a及び1bを5～10枚程度積層する。各セラミックグリーンシート1a又は1bの厚さが焼成前に200 μ mであっても、焼成後に150 μ m程度に収縮するので、最終的なキャリア基板1の厚さは0.7mm～1.5mm程度になる。チップキャリア12を薄くしてチップパッケージ19の厚みを薄くするためには、キャリア基板1は薄い方が好ましい。

【0059】次に、図5(b)に示されるように、セラミックグリーンシート1aのバイアホール2aに印刷によって導電性材料を埋め込んでバイア3aを形成した後、図5(f)に示されるように印刷によって基板内層配線4を形成する。こうして内部導体の構成要素が形成される。内部導体の材料としては、例えばCuペーストが使用される。

【0060】バイアホール2bにバイア3aが形成されていないセラミックグリーンシート1b上に、他の複数のセラミックグリーンシート1aを積層した後、加熱しながらこれらの積層構造体をプレスする。次に、図5(g)に示されるように、積層されたセラミックグリーンシート1a及び1bを焼成して下面に複数の凹部が形成されたキャリア基板1を形成する。この凹部は、キャリア基板1の最下層のセラミックグリーンシート1bのバイア3aが充填されていないバイアホール2bによって形成されたものである。なお、ここまでのキャリア基板1の製造方法としては、他の従来の製造方法を使用してもよい。

【0061】焼成が終わったならば、図5(h)に示されるように、キャリア基板1の上面に端子電極6を形成する。次に、図5(i)に示されるように、キャリア基板1の回路基板に対向する面に印刷マスク14をセットし、バイアホール2bによって形成された複数の凹部に対して、導電性接着剤を印刷マスク14越しに印刷する。この

とき、スキージ13を使用して導電性接着剤をバイアホール2bに印刷する。このようにして、導電性接着剤をキャリア基板1のバイアホール2b内に埋め込み、それによってコンタクト電極5を形成する。この導電性接着剤としては、可撓性を有するものを使用することが好ましい。コンタクト電極5を形成する導電性接着剤中には導電粒子が含まれるが、その導電性粒子は、AgPd、Au、Ag、Cuや、それらの複合合金粉のいずれかから形成されていることが好ましい。

【0062】バイアホール2bに埋め込んだコンタクト電極5は、キャリア基板1から突出してもよいし、突出しなくてもよいが、コンタクト電極5がキャリア基板1から突出しない場合には、回路基板上の電極がキャリア基板1のバイアホール2b内に挿入され得る突起形状を有する必要がある。

【0063】キャリア基板1を、前述した図5(a)、(b)、(f)、(g)、(h)及び(i)に示す方法で形成する場合、キャリア基板1の下面に垂直な方向のコンタクト電極5のサイズ(長さ)は、基板1の最下層のセラミックグリーンシート1bの厚さに依存して決まる。例えば、このセラミックグリーンシート1bの焼成後の厚さが150 μ mである場合、コンタクト電極5の長さは150～170 μ m程度に規定される。このコンタクト電極5の長さを大した場合には、コンタクト電極5の持つ比較的大きな電気抵抗成分が無視できなくなる。このため、コンタクト電極5の長さは200 μ m程度以下であることが好ましい。

【0064】また、内部導体が非金属である場合には、導電性接着剤をセラミックグリーンシート1bのバイアホール2bに充填する前に、Auなどの無酸化導体によって未充填バイアホール2b内の側壁をメッキしてもよい。このメッキによれば、導電性接着剤と内部導体との間の電気的接触面積が増加するので、コンタクト電極5と内部導体との間の電気的抵抗を低下させることができる。

【0065】なお、コンタクト電極5を形成する工程は、キャリア基板1の端子電極6にLSIチップ7を実装した前であっても、後であってもよい。LSIチップ7を実装した状態で、しかもコンタクト電極5が形成されていない状態のチップパッケージ19がユーザに販売される場合が考えられる。その場合、そのチップパッケージ19を回路基板に搭載する前に、キャリア基板1の下面のバイアホール2b内にコンタクト電極5が埋め込まれることになる。なお、キャリア基板1の材質は、ガラスセラミック以外に、放熱性のよいアルミナであってもよい。

【0066】また、図4に示すチップキャリア21を製造する場合は、キャリア基板22におけるバイアホール2a及び2bの各シート上の配置レイアウトは、全てのセラミックグリーンシート1a及び1bで共通しており、基板内層配線4の形成が省略されるので、図5(a)～(e)に示

される工程を実行することによりキャリア基板22が形成される。ここで、図5(c)～(e)に示す工程は、図5(g)～(i)に示す工程にそれぞれ対応している。

【0067】図6は本発明の端子電極を備えた回路基板の第1実施例の概略を示す断面図であり、この回路基板は、図1に示すチップパッケージ19、あるいは図2に示すチップパッケージ20が実装されるに適した電極構造を備えている。回路基板30は、2段突起形状の端子電極31を備えている。この端子電極31は、キャリア基板1、22のコンタクト電極5がキャリア基板1、22の下面から実質的に突出してない場合に好ましく使用される。

【0068】回路基板30においてチップパッケージ19、20と対向する実装面30aには、電極パッド32が形成されており、さらに電極パッド32上に2段突起形状の端子電極31が形成されている。この端子電極31は、電極パッド32上に直接形成された下段部31aと、この下段部31a上に形成された上段部31bとを備えている。端子電極31において実装面30aと平行な断面の形状は円形であってもよいし、あるいは四角形であってもよい。また、実装面30aと平行な面における上段部31bの断面積は、下段部31aの断面積よりも小さくする。この2段突起形状の端子電極31は、Au、Cu、Ag、半田などのメッキ可能な金属から形成され得る。また、電極パッド32の材料も、Au、Cuなどのメッキ可能なものであればよい。また、回路基板30は、キャリア基板1、22と同様に積層構造を有し、内部にバイアホール33、バイア34及び基板内層配線35が配置されている。

【0069】図7は本発明の第1実施例の回路基板における端子電極の製造方法を説明するための工程断面図であり、図7(a)～(d)は、それぞれ異なる製造工程における端子電極及びレジスト膜の状態を示している。次に、図7を参照して端子電極31の製造方法を説明する。まず、図7(a)に示すように、フォトリソグラフィ工程によってレジスト膜Aを回路基板30の実装面30a上に形成する。レジスト膜Aは、実装面30a上の複数の電極パッド32のうち、チップキャリア12、21のコンタクト電極5に接続されるべき電極パッド上に開口部(内径：約250 μ m程度)を有している。

【0070】次に、図7(b)に示されるように、端子電極31の下段部31a(厚さ：約数十 μ m)をレジスト膜Aの開口部内に析出させる。このようにして、回路基板30のレジスト膜Aに覆われていない領域上に選択的に端子電極31の下段部31aを形成する。端子電極31の下段部31aの形状及び大きさは、レジスト膜Aの開口部の形状及び大きさにより規定される。また、端子電極31の下段部31aの配置パターンは、レジスト膜Aの開口部の配置パターンにより規定される。

【0071】次に、図7(c)に示されるように、フォトリソグラフィ工程によってレジスト膜A上にレジスト膜Bを形成する。レジスト膜Bは、端子電極31の下段部31

aの中心付近上に開口部(内径：約100 μ m程度)を有している。この開口部は、レジスト膜Aの開口部よりも小さく形成される。次に、図7(d)に示されるように、メッキ法によって端子電極31の上段部31b(高さ：約数十 μ m)を析出させる。

【0072】最後に、レジスト膜A及びレジスト膜Bを回路基板30から溶解または剥離して、回路基板30の電極パッド32上に2段突起形状を有する端子電極31を露出させ、必要な場合には回路基板30及び端子電極31を洗浄する。

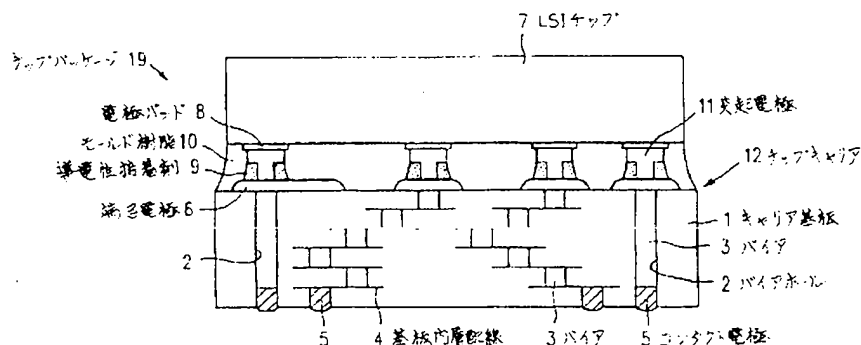
【0073】本実施例の回路基板30において端子電極31を形成するためのメッキ材料は、特に限定されず、Au、Cu、Ag、半田等のメッキ可能な材料であればよい。

【0074】図8は本発明のチップパッケージ実装体の第1実施例の概略を示す断面図であり、本実施例のチップパッケージ実装体は、図1に示すチップパッケージ19が図6に示す回路基板30に実装されたものである。次に、図8を参照して本発明のチップパッケージ19の回路基板30への実装方法及び本実施例のチップパッケージ実装体を説明する。チップパッケージ19にコンタクト電極5を導電性接着剤によって形成した後、各コンタクト電極5の位置が回路基板30の対応する端子電極31の位置に整合するように位置合わせを行う。ここで使用する回路基板30は、前述したようにバイアホール33、バイア34及び基板内層電極35を備えている。

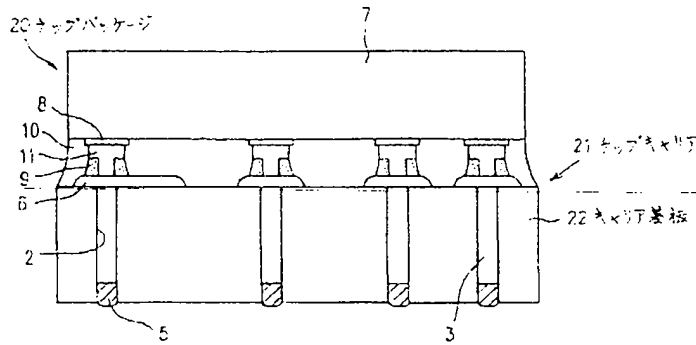
【0075】その後、コンタクト電極5が埋め込まれている凹部であるバイアホール2bに端子電極31の上段部31bを挿入する。次に、50～150℃で導電性接着剤からなるコンタクト電極5を硬化する。このようにして、コンタクト電極5と端子電極31とを電気的及び機械的に接合し、チップパッケージ19を回路基板30に実装する。このようにして実装されたチップパッケージ実装体は、次のような効果をもたらす。

【0076】コンタクト電極5と回路基板30の端子電極31との接続が強固であることにより、コンタクト電極5と端子電極31とが機械的及び電気的に安定に接続される。さらに、回路基板30の熱膨張係数とキャリア基板1の熱膨張係数とが異なっても、キャリア基板1にクラックが生じにくく、特に、コンタクト電極5を形成する導電性接着剤に可撓性を有するものを用いることにより、熱衝撃などに対する信頼性を極めて良好にすることができる。また、キャリア基板1と回路基板30との間の距離が短縮される結果、チップパッケージ実装体の厚みを全体として薄くできる。

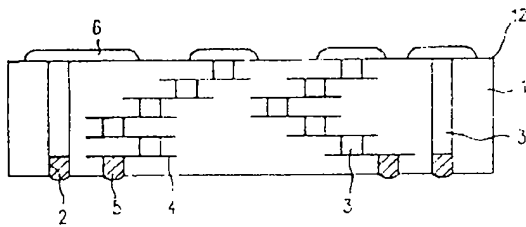
【0077】図9は本発明のチップパッケージ実装体の第2実施例の概略を示す断面図であり、このチップパッケージ実装体における回路基板40は、図6に示す回路基板30から端子電極31を省略したものである。本実施例のチップパッケージ実装体は、図1に示すチップパッケー



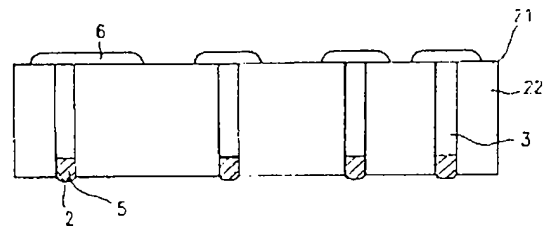
【図 2】



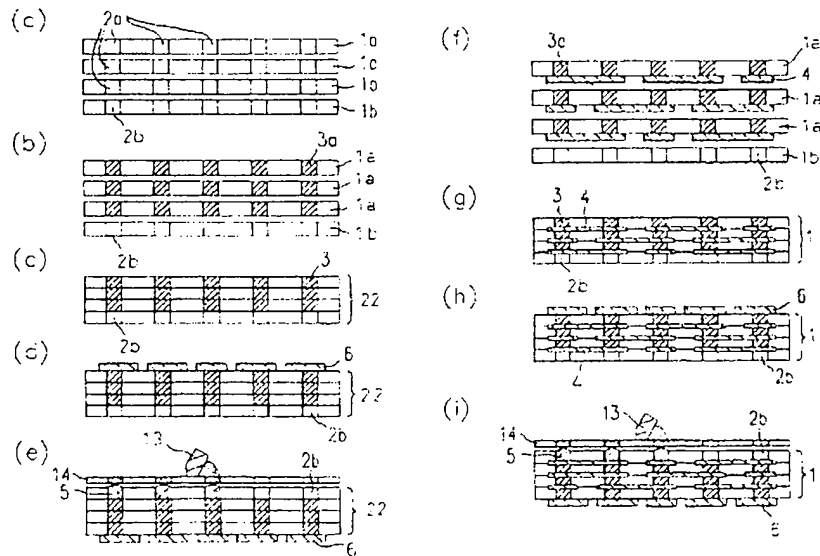
【図 3】



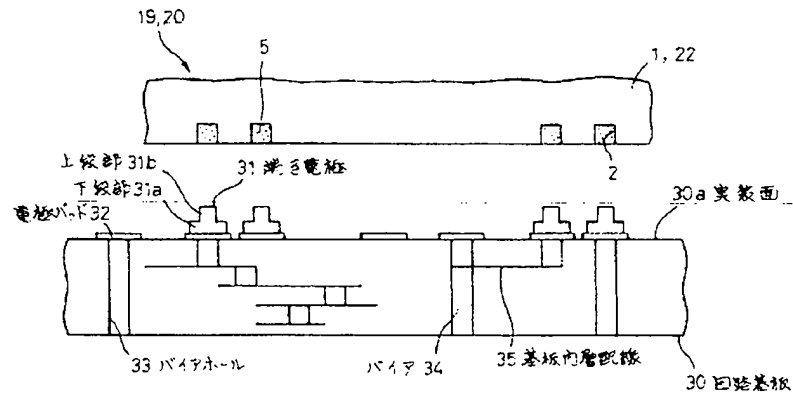
【図 4】



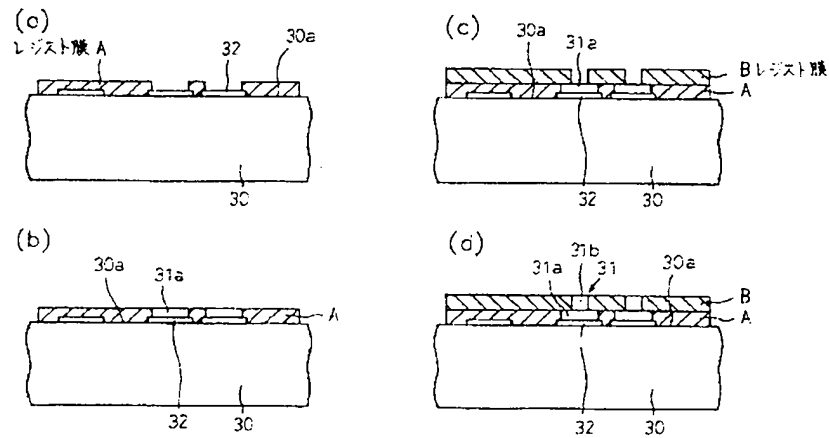
【図 5】



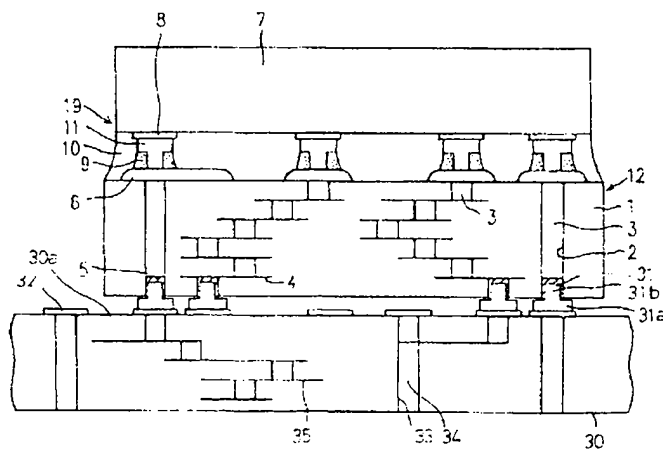
【図 6】



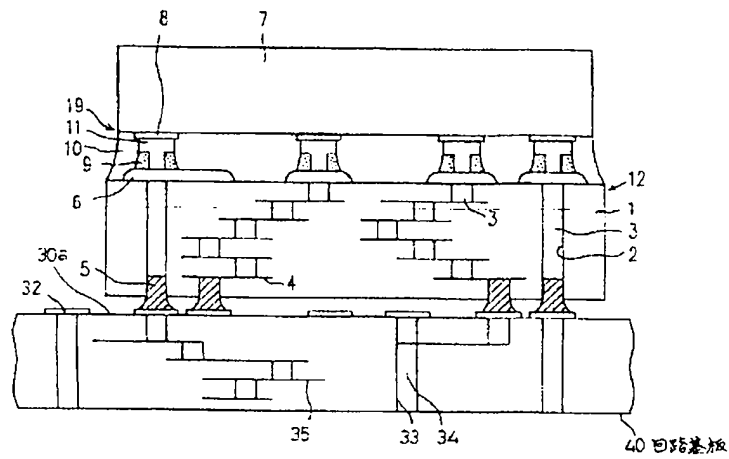
【図 7】



【図 8】



【図9】



フロントページの続き

- (31) 優先権主張番号 特願平5-320126
 (32) 優先日 平5 (1993) 12月20日
 (33) 優先権主張国 日本 (J P)